

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-102702

(43)Date of publication of application : 11.04.2000

(51)Int.Cl.

B01D 19/00

(21)Application number : 10-273309

(71)Applicant : ERC:KK

(22)Date of filing : 28.09.1998

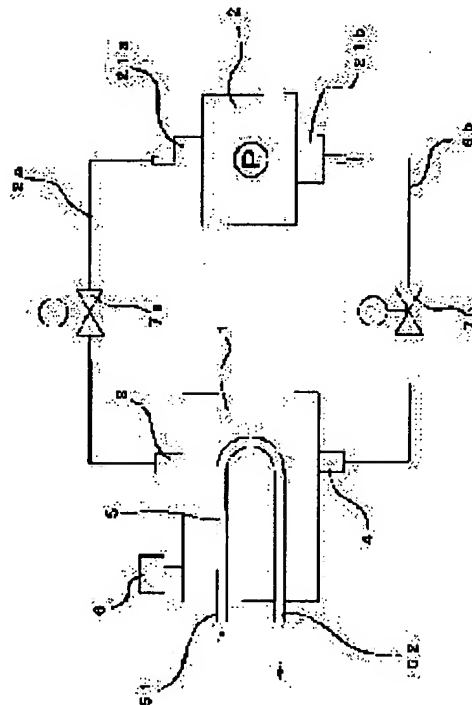
(72)Inventor : SHIRATO KOZO
KAWASHIMA KAZUYASU

(54) VACUUM DEAERATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To enable performing action for evacuating a vacuum vessel and action for discharging condensation generated inside the vacuum vessel to the outside by one vacuum pump only simultaneously or separately.

SOLUTION: In this deaerator, a permeation membrane 5 through which only gas passes and which liquid is prevented from permeating is installed in a vacuum vessel 1 and the vacuum vessel 1 is evacuated by a vacuum pump 2, thereby dissolved gas is discharged from fluid to be deaerated through the permeation membrane 5. In this case, the vacuum vessel 1 is provided with an evacuation port 3 and a drain port 4, and also the vacuum pump 2 provided with a plurality of heads 21a, 21b is used, and one head 21a is connected to the evacuation port 3 side, and the other head 21b is connected to the drain port 4 side.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-102702

(P2001-102702A)

(43) 公開日 平成13年4月13日 (2001.4.13)

(51) Int.Cl.

識別記号

F I

テマコード(参考)

H 0 5 K 1/09
1/02H 0 5 K 1/09
1/02B 4 E 3 5 1
N 5 E 3 3 8

審査請求 未請求 請求項の数4 OL (全6頁)

(21) 出願番号 特願平11-276864

(22) 出願日 平成11年9月29日 (1999.9.29)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72) 発明者 竹下 良博

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(72) 発明者 寺尾 慎也

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(72) 発明者 竹之内 悟

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

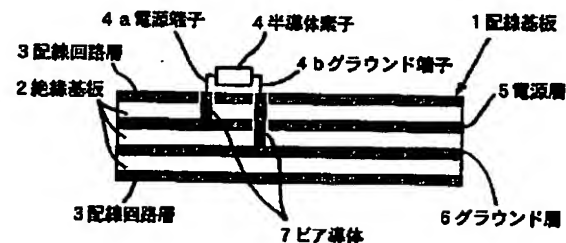
最終頁に続く

(54) 【発明の名称】 配線基板

(57) 【要約】

【課題】電源層とグラウンド層間で発生する電源電圧及び不要放射ノイズを広い周波数範囲にわたって簡単な構造で容易に抑制することができる配線基板を提供する。

【解決手段】絶縁基板2の表面に半導体素子4を搭載する搭載面を有し、且つ絶縁基板2の裏面または内部にCu、W、Moのうち少なくとも1種を主成分とする導体材料によって形成された電源層5とグラウンド層6とが形成されてなる配線基板1であって、電源層5とグラウンド層6のうち少なくとも一方の層の周縁にその内部領域5a、6aよりも高いシート抵抗を有するシート抵抗が $0.1\Omega/\text{sq} \sim 1000\Omega/\text{sq}$ であり、内部領域5a、6aよりも高抵抗の導体材料によって形成するか、または孔8、溝9を形成してなる高抵抗領域5b、6bを設ける。



【特許請求の範囲】

【請求項1】絶縁基板の表面に電子部品が搭載される搭載部を有し、且つ前記絶縁基板の裏面または内部に電源層とグラウンド層とが形成されてなる配線基板であって、前記電源層と前記グラウンド層のうち少なくとも一方の層の周縁にその内部領域よりも高いシート抵抗を有するシート抵抗が $0.1\Omega/\text{sq} \sim 1000\Omega/\text{sq}$ の高抵抗領域を設けたことを特徴とする配線基板。

【請求項2】前記内部領域が、Cu、W、Moのうち少なくとも1種を主成分とする導体材料によって形成されてなる請求項1記載の配線基板。 10

【請求項3】前記高抵抗領域が、前記内部領域よりも高抵抗の導体材料によって形成されてなる請求項1または請求項2記載の配線基板。

【請求項4】前記周縁に多数の孔あるいは溝を設けるとにより、前記高抵抗領域が形成されてなる請求項1または請求項3記載の配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、IC、LSI、トランジスタ等の半導体素子が搭載される回路基板の電圧変動及び不要放射ノイズを抑制するための構造に関するものであり、特にデジタル回路を搭載した配線基板に関するものである。 20

【0002】

【従来技術】従来より、ICやLSI、トランジスタ等の電子部品を搭載して所定の電子回路を構成する回路基板においては、電子部品の作動時に電源端子とグラウンド端子の間に高周波成分を含む貫通電流が発生し、この高周波電流が電子回路内に伝播し、回路自体の誤動作を引き起こしたり、不要な放射ノイズの原因となったりしていた。 30

【0003】これらの対策として従来よりノイズ源となる電子部品の近傍にデカップリングコンデンサを搭載し、高周波電流を閉じ込める方法が取られている。また、電源層とグラウンド層に接続したコンデンサを基板外周全体に配置することにより、配線基板の電源層及びグラウンド層に電播した高周波電流を基板端で吸収することも特開平9-266361号にて提案されている。

【0004】

【発明が解決しようとする課題】しかしながら、上記のデカップリングコンデンサを用いる方法ではデカップリングコンデンサの容量と寄生インダクタンスによって決まる特定の周波数においては高周波電流を閉じ込めることができるが、それ以外の周波数で新たに高周波電流が発生させてしまい、これがノイズとなるなどの副作用があった。この問題に対しては、容量の異なる複数個のコンデンサを用いる方法も提案されているが、広い周波数範囲にわたって改善することは困難であった。

【0005】また、コンデンサを基板外周全体に配置す 50

る方法は、特別な形状のコンデンサや多数のチップコンデンサが必要であるために、コンデンサにかかるコストの問題あるいはコンデンサの取付けの手間などにより生産性が低下するなどの問題があった。

【0006】本発明は、このような課題を解決することを主たる目的とするものであり、即ち、電源層とグラウンド層間で発生する電源電圧及び不要放射ノイズを広い周波数範囲にわたって簡単な構造で容易に抑制することのできる配線基板を提供することを目的とするものである。

【0007】

【課題を解決するための手段】本発明の配線基板は、絶縁基板の表面に電子部品が搭載する搭載部を有し、且つ前記絶縁基板の裏面または内部に電源層とグラウンド層とが形成されてなる配線基板であって、前記電源層と前記グラウンド層のうち少なくとも一方の層の周縁にその内部領域よりも高いシート抵抗を有するシート抵抗が $0.1\Omega/\text{sq} \sim 1000\Omega/\text{sq}$ の高抵抗領域を設けたことを特徴とするものであり、前記内部領域は、Cu、W、Moのうち少なくとも1種を主成分とする導体材料によって形成され、前記高抵抗領域が、前記内部領域よりも高抵抗の導体材料によって形成されてなるかまたは高抵抗領域において多数の孔が形成されてなることを特徴とするものである。

【0008】

【作用】本発明の配線基板によれば、電源層及び/またはグラウンド層の周縁に高抵抗領域を設けることにより、ICやLSIで発生した高周波電流によるノイズをこの高抵抗領域で減衰、散逸させることができるため、電源層及びグラウンド層間での高周波ノイズによる共振が発生せず、電源層及びグラウンド層内の電圧変動を抑制することができ、同時に放射ノイズも低減できる。

【0009】

【発明の実施の形態】以下、本発明の配線基板について、具体的な構造を図面を参照しながら説明する。図1は本発明による配線基板の第一の実施の形態を示す断面図、図2は図1の配線基板において電源層及びグラウンド層だけを取り出した斜視図である。

【0010】図1の配線基板1においては、絶縁基板2の表面には信号伝達用の配線回路層3が形成されており、電子部品としてICやLSI等の半導体素子4が配線基板1表面に搭載され、表面の配線回路層3と接続されている。

【0011】また、絶縁基板2の内部には、電源層5とグラウンド層6が形成されており、半導体素子4は、その電源端子4aおよびグラウンド端子4bは、電源層5およびグラウンド層6と絶縁基板2を貫通するように形成されたビア導体7によってそれぞれ電氣的に接続されている。

【0012】電源層5及びグラウンド層6は、低いシー

ト抵抗を有する内部領域aによって主として形成されているが、本発明によれば、この内部領域5a、6aの周縁に、内部領域5a、6a（以下、単に内部領域aと称する）を取り巻くように内部領域aよりも高いシート抵抗を有する高抵抗領域5b、6b（以下、単に高抵抗領域bと称する）が形成されている。この「高いシート抵抗」とは、単位面積当たりにおけるシート抵抗が、内部領域aに対して高抵抗領域bの方が相対的に高いことを意味するものである。特に、内部領域aにおけるシート抵抗 R_1 と高抵抗領域bにおけるシート抵抗 R_2 とは、 $R_2 - R_1$ のシート抵抗差が $0.08 \Omega / sq$ 以上、特に $0.48 \Omega / sq$ 以上であることが望ましい。

【0013】電源層5及びグラウンド層6の内部領域aは、一般的に配線基板における導体材料として従来から用いられるCu、W、Mo等の導体によって形成され、そのシート抵抗は低い程よく、 $0.02 \Omega / sq$ 以下であることが望ましい。

【0014】一方、高抵抗領域bのシート抵抗としては、内部領域aのシート抵抗よりも大きく、 $0.1 \Omega / sq \sim 1000 \Omega / sq$ であることが重要である。これは、このシート抵抗が $0.1 \Omega / sq$ よりも低いと、ノイズの吸収能力が低く、また $1000 \Omega / sq$ よりも高いとノイズを反射し吸収しなくなるためである。このシート抵抗は特に $0.5 \Omega / sq \sim 100 \Omega / sq$ の範囲で効果が大きい。

【0015】かかる構成において、半導体素子4で発生した高周波電流は電流端子4a及びグラウンド端子4bより電源層5の内部領域5a及びグラウンド層6の内部領域6aに電播し、電源層5及びグラウンド層6の高抵抗領域bで吸収される。従って、電源層5及びグラウンド層6内で共振を起こし定在波が発生することがなく、圧電変動を低く抑えることができると同時に、放射ノイズも低減される。

【0016】本発明において、高抵抗領域を形成する具体的な方法としては、以下の方法が挙げられる。まず、高抵抗領域bを内部領域aよりも高い抵抗を有する導体材料によって形成する。この高い抵抗を有する導体材料としては、 SnO_2 、 LaB_6 のうちの少なくとも1種を主成分とする抵抗体材料によって形成したり、Cu、W、Moから選ばれる少なくとも1種の導体に、Re、Ruや、絶縁物を含有させた導体材料によって形成することによってシート抵抗を高めることができる。

【0017】また、高抵抗領域bを内部領域aと同一の導体材料によって形成し、それに図3a)に示すように複数の孔8を形成したり、図3b)に示すように、複数の溝9を形成したり、さらには、図3c)に示すように、抵抗体10を点在させることによって、この領域の見掛け上のシート抵抗を高めることができ、その孔8、溝9、抵抗体10の大きさや数によってシート抵抗を任意の値に調整できる。

【0018】また、高抵抗領域bの幅は、 $0.3 mm$ 以上が望ましい。これは高抵抗領域bの幅が小さすぎると製造上形成が困難であると同時に硬化も小さくなるためである。高抵抗領域bの幅の上限は、内部領域の面積が確保できる範囲内であれば特に定めるものではないが、その幅が $30 mm$ を越えてもその効果は実質的に同じである。

【0019】また、電源層5およびグラウンド層6の内部領域aとその周縁の高抵抗領域bとは電気的に接続するように連続的に形成されている。

【0020】電源層5とグラウンド層6の内部領域aと高抵抗領域bの接続部の構造としては、それらが全く異なる導体材料からなる場合、図4のa)に示すように内部領域aと高抵抗領域bの重なりが全くない構造であるよりも、b) c)のように内部領域aを構成する導体材料 a_1 と高抵抗領域bを構成する導体材料 b_1 とが重なりあう構造であることが望ましい。また、電源層5、グラウンド層6が配線基板の表面層に形成される場合はd)のように内部領域aと高抵抗領域bを形成する導体材料 b_1 によって内部領域a全体を覆うように形成しても電流は内部領域aにおける絶縁基板2との接触する側を流れるため問題はない。

【0021】さらに、電源層5、グラウンド層6が基板の内部に形成される場合、e)のように、電源層5、グラウンド層6の対向面側に内部領域aを形成し、この領域a全体を覆うように高抵抗領域bを形成してもよい。その場合、ビア導体7は、内部領域aと接続することが必要である。

【0022】図5は、本発明の配線基板における電源層またはグラウンド層の他の具体的な実施形態の示す図である。この図5に示すように、電源層5やグラウンド層6は、図5a)に示されるように、複数の層に分離され、それぞれの内部領域aの周縁に高抵抗領域bを形成してもよく、b)のように、高抵抗領域bは、内部領域aの周縁において一定の間隔xをおいて形成することも可能である。その場合、その間隔xの周縁長さに対する比率が大きくなると、ノイズの吸収量が減るために、上記の間隔xの和が、全周縁長さの $1/3$ 以下であることが必要である。

【0023】さらに、図5c)のように、高抵抗領域bをシート抵抗の異なる領域 $b_1 \sim b_3$ によって構成してもよい。この場合、内側から外側にかけて、即ち、シート抵抗が $a < b_1 < b_2 < b_3$ となるように構成することが望ましい。また、 $b_1 \sim b_3$ の各領域内も内側から外側にかけて連続的にシート抵抗が変化するようにすることもできる。

【0024】前記絶縁層4を構成する材料としては、アルミナ(Al_2O_3)を主成分とする絶縁基板から成るものは勿論、窒化アルミニウム(AlN)や窒化珪素(Si_3N_4)、炭化珪素(SiC)、ムライト($3Al$

$1_2O_3 \cdot 2SiO_2$)、ガラスセラミックス等を主成分とするセラミックスのほか、エポキシ樹脂、ガラスエポキシ複合材料等の有機樹脂を含有する絶縁材料によって形成される。

【0025】また、前記信号を伝達する配線回路層3及びビア導体7を構成する材料としては、Cu、W、Mo等及びこれらを含む合金が使用可能である。

【0026】本発明の配線基板は、配線基板表面に半導体素子を搭載し、これを気密に封止する半導体素子収納用パッケージや、半導体素子の他にコンデンサや抵抗体等の各種電子部品が搭載される混成集積配線基板等に適用される。

【0027】

【実施例】以下に本発明の配線基板の実施例を図6a)、b)に沿って詳細に説明する。この実施例の配線基板では、絶縁基板11としてアルミナ質焼結体を用いた。まず、 Al_2O_3 粉末に対して、 SiO_2 、MgO、CaOの焼結助剤を7重量%添加した混合粉末に有機バインダー、可塑剤、溶剤を添加混合して泥漿を調製し、該泥漿を周知のドクターブレード法により厚さ約300 μm のセラミックグリーンシートを成形した。次に、励振点となる位置にビア13を形成するために、該セラミックグリーンシートにスルーホールをマイクロドリルによって形成した。

【0028】そして、タングステン(W)を主成分とする粉末原料に、適当な有機バインダー、可塑剤、溶剤等を添加し、混合して得た金属ペーストを印刷によって前記セラミックグリーンシートのスルーホールに充填するとともに、スルーホール形成部の表面に電源端子14となるように、前記金属ペーストを印刷塗布した。

【0029】次いで、このグリーンシートを、水素(H_2)／窒素(N_2)の混合ガスからなる還元性雰囲気中、約1600 $^{\circ}C$ の温度で焼成することにより、縦56mm×横80mm×厚さ約250 μm のアルミナ基板を得た。

【0030】次に、このアルミナ基板の表面側にグラウンド層15を、裏面側に電源層12を次の方法によって形成した。なお、高抵抗領域を形成する場合、その幅はすべて4mmとした。

【0031】試料No. 1については、Cuペーストを用いて、グラウンド層15、電源層12を高抵抗領域を形成することなく、印刷塗布し900 $^{\circ}C$ で焼き付け処理した。

【0032】試料No. 2～11については、Cuペーストを用いてグラウンド層15における内部領域15a、電源層12の内部領域12aを印刷塗布し、900 $^{\circ}C$ で焼き付け処理した。但し、グラウンド層15の内部領域15aについては、図6に示すように、電源端子14の周囲に印刷塗布した。そして、グラウンド層15および電源層12の各内部領域15a、12aの周縁に、Cu-Ni、LaB。または SnO_2 を含有する金属ペーストを図4c)に示すようにして一部内部領域15a、12aと重なるように印刷し、900 $^{\circ}C$ で焼き付けして高抵抗領域15b、12bを形成した。また、試料No. 3、4については、高抵抗領域に直径が500 μm の孔を所定の密度で形成した。

【0033】なお、試料No. 10については、電源層(D)のみに形成し、グラウンド層は内部及び周縁ともにCuによって形成し、試料No. 11については、グラウンド層(G)のみに高抵抗領域を形成し、電源層は内部及び周縁ともにCuによって形成した。

【0034】かくして得られた評価用の配線基板の励振点に設けた電源端子14及びグラウンド端子16に、同軸ケーブル17の中心軸17aを電源端子14に、また同軸ケーブルのグラウンド管17bをグラウンド層15内に設けたグラウンド端子18にそれぞれ半田19によって接続固定し、図6に示すような評価用配線基板を作製した。

【0035】上記のようにして作製した評価用配線基板に対して、同軸ケーブルから30MHz～1000MHzの正弦波を入力し、電源層12の内部領域12a内で電圧変動が最大となる位置に高インピーダンスの測定用プローブを接触させ、30MHz～1000MHzの範囲での最大電位差を測定した。表1に、高抵抗領域が無い場合の最大電位差を1とした場合の各評価基板の最大電位差の比を示した。

【0036】

【表1】

内部領域 (Cu) のシート抵抗 = $3 \times 10^{-3} \Omega / sq$

No.	高抵抗領域			シート抵抗 Ω / sq	最大電位差 の比
	材 質	孔密度 個/cm ²	形成箇所 注1)		
* 1	Cu	0	なし	3×10^{-3}	1.00
* 2	Cu-Ni	0	D, G	4×10^{-3}	0.93
3	Cu-Ni	150	D, G	1×10^{-1}	0.50
4	Cu-Ni	350	D, G	8×10^{-1}	0.38
5	LaB ₆	0	D, G	1×10^1	0.31
6	LaB ₆	0	D, G	1×10^2	0.36
7	LaB ₆	0	D, G	1×10^3	0.49
* 8	LaB ₆	0	D, G	1×10^4	0.96
* 9	SnO ₂	0	D, G	1×10^4	1.00
10	LaB ₆	0	Dのみ	1×10^1	0.33
11	LaB ₆	0	Gのみ	1×10^2	0.34

* 本発明の範囲外

注1) D : 電源層、G ; グラウンド層

【0037】本発明に従い、所定の高抵抗領域を形成した試料No. 3~7、10、11の配線基板では最大電位差の比が0.5以下と低く抑えられているのに対して、シート抵抗値が本発明の範囲外の試料No. 1、2、8、9では大きな電圧変動が生じていることが分かる。

【0038】

【発明の効果】以上のように、本発明の配線基板によれば、電源層とグラウンド層の少なくとも1層の周縁にその内部領域よりも高いシート抵抗を有する高抵抗領域を設けたことによって、ICやLSIで発生した高周波電流を電源層及びグラウンド層の周縁に設けた高抵抗領域で減衰、散逸させることができるため、電源層及びグラウンド層での高周波ノイズによる共振が発生せず、電源層及びグラウンド層内の電圧変動を抑制することができ、同時に放射ノイズも低減することができ、回路の信頼性を高めることができる。

【図面の簡単な説明】

【図1】本発明の配線基板の一実施例を示す概略断面図である。

【図2】本発明の図1の配線基板における電源層とグラウンド層の構造を説明するための概略斜視図である。

【図3】a) b) c) はいずれも本発明における高抵抗*

*領域の他の構造を説明するための概略図である。

【図4】a) ~ d) は本発明の配線基板における内部領域と高抵抗領域との接続部の構造を説明するための概略断面図である。

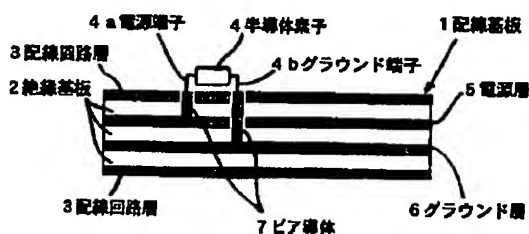
【図5】a) ~ c) は本発明の配線基板における電源層またはグラウンド層における他の構造を説明するための概略斜視図である。

【図6】本発明の実施例における評価用配線基板の構造を説明するためのa) 概略斜視図とb) 概略断面図である。

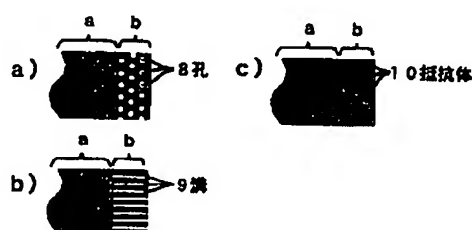
【符号の説明】

- 1 配線基板
- 2 絶縁基板
- 3 配線回路層
- 4 電子部品(半導体素子)
- 5 電源層
- 6 グラウンド層
- 5a、6a、a 内部領域
- 5b、6b、b 高抵抗領域
- 7 ピア導体
- 8 孔
- 9 溝
- 10 抵抗体

【図1】



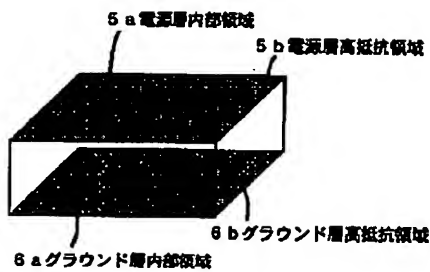
【図3】



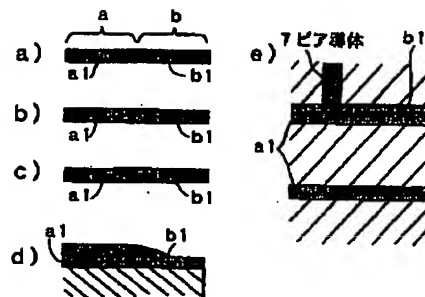
(6)

特開2001-102702

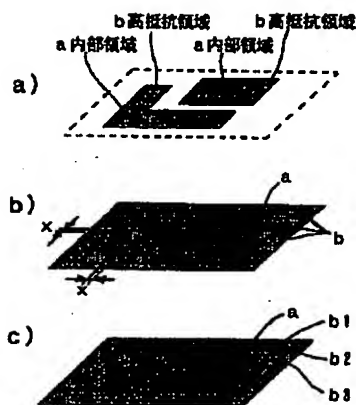
【図2】



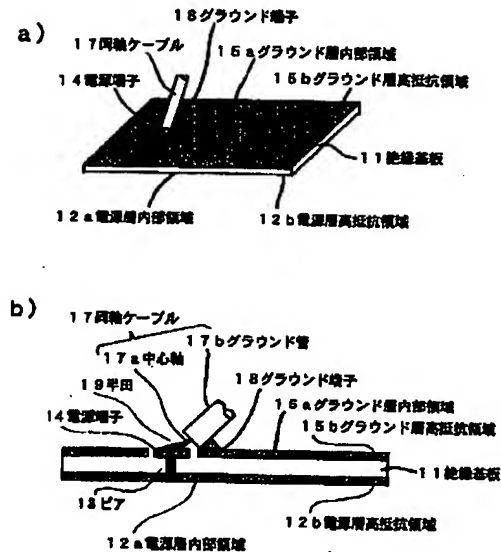
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 梶 正己
鹿児島県国分市山下町1番4号 京セラ株
式会社総合研究所内
(72)発明者 古賀 隆治
岡山県岡山市津島福居一丁目6-20-3

Fターム(参考) 4E351 AA07 BB01 BB05 BB30 BB31
BB49 CC12 CC22 CC31 CC35
DD04 DD17 DD31 DD52 EE11
GG07
5E338 AA03 AA18 BB02 BB25 BB75
CC01 CC04 CC05 CC06 CD11
EE13